



PCT

特許協力条約に基づいて公開された国際出願

| | | |
|--|---|--|
| <p>(51) 国際特許分類6 H01L 33/00</p> | <p>A1</p> | <p>(11) 国際公開番号 WO98/44569</p> <p>(43) 国際公開日 1998年10月8日(08.10.98)</p> |
| <p>(21) 国際出願番号 PCT/JP98/01355</p> <p>(22) 国際出願日 1998年3月25日(25.03.98)</p> <p>(30) 優先権データ 特願平9/79300 1997年3月31日(31.03.97) JP</p> <p>(71) 出願人 (米国を除くすべての指定国について) シャープ株式会社(SHARP KABUSHIKI KAISHA)[JP/JP] 〒545-0013 大阪府大阪市阿倍野区長池町22番22号 Osaka, (JP)</p> <p>(72) 発明者 ; および</p> <p>(75) 発明者 / 出願人 (米国についてのみ) 伊藤茂稔(ITO, Shigetoshi)[JP/JP] 〒630-0243 奈良県生駒市俣口町950-1-313 Nara, (JP)</p> <p>(74) 代理人 弁理士 野河信太郎(NOGAWA, Shintaro) 〒530-0047 大阪府大阪市北区西天満5丁目1-3 クオーター・ワンビル Osaka, (JP)</p> | <p>(81) 指定国 CN, KR, US.</p> <p>添付公開書類 国際調査報告書 補正書</p> | |
| <p>(54)Title: LIGHT EMITTING DEVICE AND METHOD FOR MANUFACTURING THE SAME</p> <p>(54)発明の名称 発光素子及びその製造方法</p> <p>(57) Abstract A light emitting device constituted of a substrate, at least one first conductivity type semiconductor layer formed on the substrate, at least one second conductivity type semiconductor layer formed on part of the first conductivity type semiconductor layer, a first bonding electrode connected to the first conductivity type semiconductor layer, and a second bonding electrode connected to nearly the entire surface of the second conductivity type semiconductor layer. This device is characterized in that the substrate is transparent to the light emitted from near the junction between the first conductivity type semiconductor layer and the second conductivity type semiconductor layer, the second electrode has a generally rectangular shape and has substantially the minimum area for bonding, and the side faces of the device are arranged in three directions of the second bonding electrode.</p> <div data-bbox="743 1245 1442 1486"> </div> | | |

(57)要約

基板と、基板上に形成される少なくとも1層の第1導電型半導体層と、前記第1導電型半導体層の一部の領域上に形成される少なくとも1層の第2導電型半導体層と、前記第1導電型半導体層に接続される第1ボンディング電極と、前記第2導電型半導体層の略全面に接続される第2ボンディング電極となり、前記基板が、前記第1導電型半導体層と第2導電型半導体層との接合部近傍より生じる発光に対して透明であり、前記第2ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、前記第2ボンディング電極周囲の3方向に素子側面が配置されることを特徴とする発光素子。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

| | | | | | | | |
|----|--------------|----|-----------|----|----------|----|------------|
| AL | アルバニア | FI | フィンランド | LR | リベリア | SK | スロヴァキア |
| AM | アルメニア | FR | フランス | LS | レソト | SL | シエラ・レオネ |
| AT | オーストリア | GA | ガボン | LT | リトアニア | SN | セネガル |
| AU | オーストラリア | GB | 英国 | LU | ルクセンブルグ | SZ | スワジランド |
| AZ | アゼルバイジャン | GD | グレナダ | LV | ラトヴィア | TD | チャド |
| BA | ボスニア・ヘルツェゴビナ | GE | グルジア | MC | モナコ | TG | トーゴ |
| BB | バルバドス | GH | ガーナ | MD | モルドヴァ | TJ | タジキスタン |
| BE | ベルギー | GM | ガンビア | MG | マダガスカル | TM | トルクメニスタン |
| BF | ブルキナ・ファソ | GN | ギニア | MK | マケドニア | TR | トルコ |
| BG | ブルガリア | GW | ギニア・ビサウ | | 共和国 | TT | トリニダード・トバゴ |
| BJ | ベナン | GR | ギリシャ | ML | マリ | UA | ウクライナ |
| BR | ブラジル | HR | クロアチア | MN | モンゴル | UG | ウガンダ |
| EY | ベラルーシ | HU | ハンガリー | MR | モーリタニア | US | 米国 |
| CA | カナダ | ID | インドネシア | MW | マラウイ | UZ | ウズベキスタン |
| CF | 中央アフリカ | IE | アイルランド | MX | メキシコ | VN | ヴェトナム |
| CG | コンゴ | IL | イスラエル | NE | ニジェール | YU | ユーゴスラビア |
| CH | スイス | IS | アイスランド | NL | オランダ | ZW | ジンバブエ |
| CI | コートジボアール | IT | イタリア | NO | ノルウェー | | |
| CM | カメルーン | JP | 日本 | NZ | ニュージーランド | | |
| CN | 中国 | KE | ケニア | PL | ポーランド | | |
| CU | キューバ | KG | キルギスタン | PT | ポルトガル | | |
| CY | キプロス | KP | 北朝鮮 | RO | ルーマニア | | |
| CZ | チェコ | KR | 韓国 | RU | ロシア | | |
| DE | ドイツ | KZ | カザフスタン | SD | スーダン | | |
| DK | デンマーク | LC | セントルシア | SE | スウェーデン | | |
| EE | エストニア | LI | リヒテンシュタイン | SG | シンガポール | | |
| ES | スペイン | LK | スリ・ランカ | SI | スロヴェニア | | |

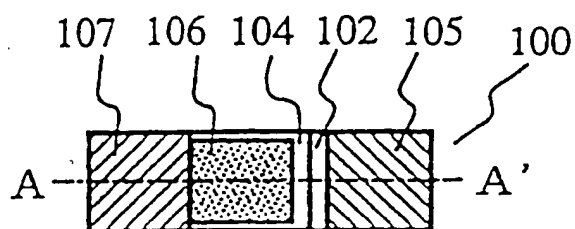


図 1(a)

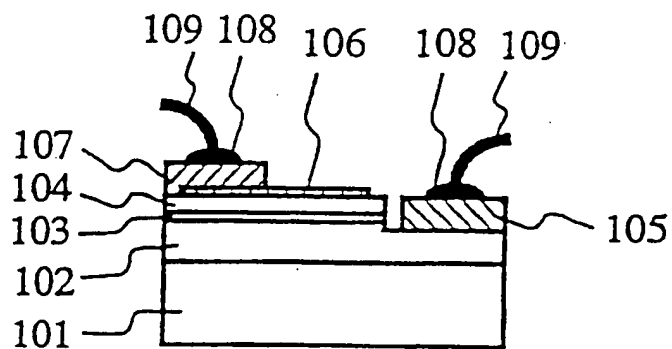


図 1(b)

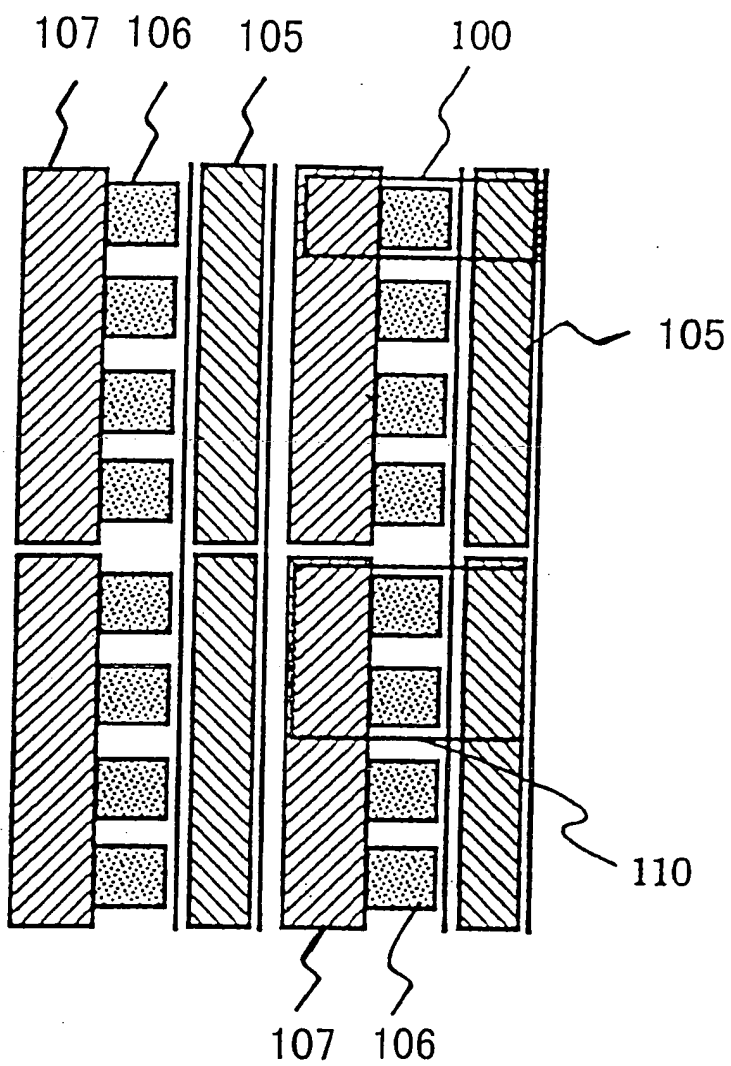


图2

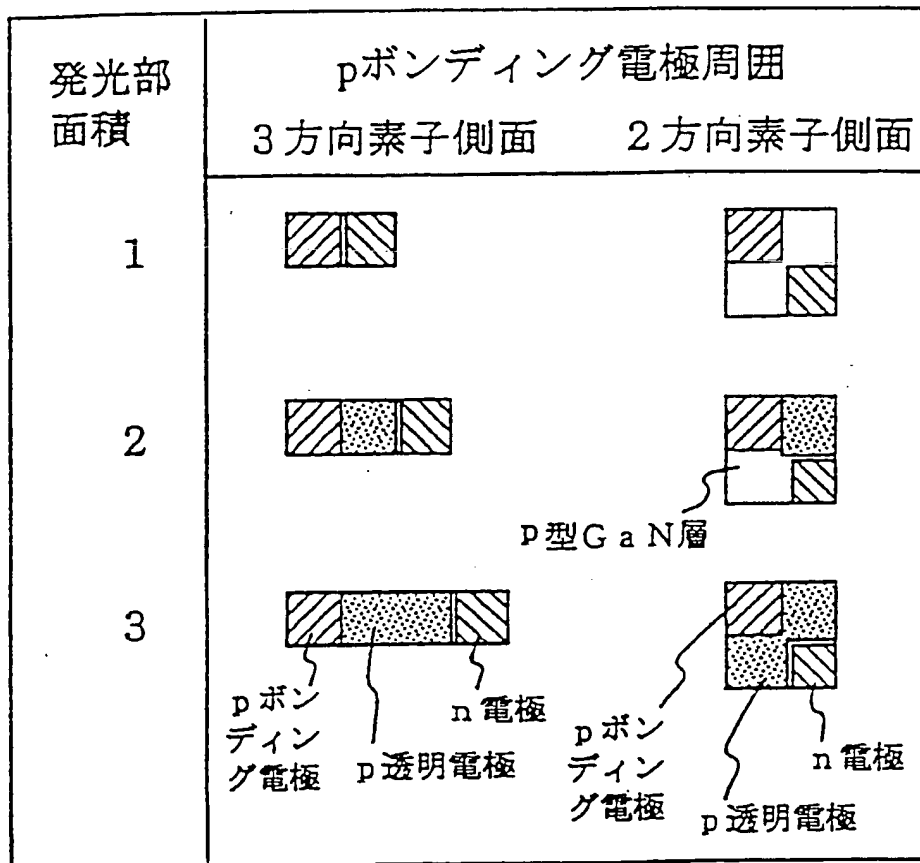


図3

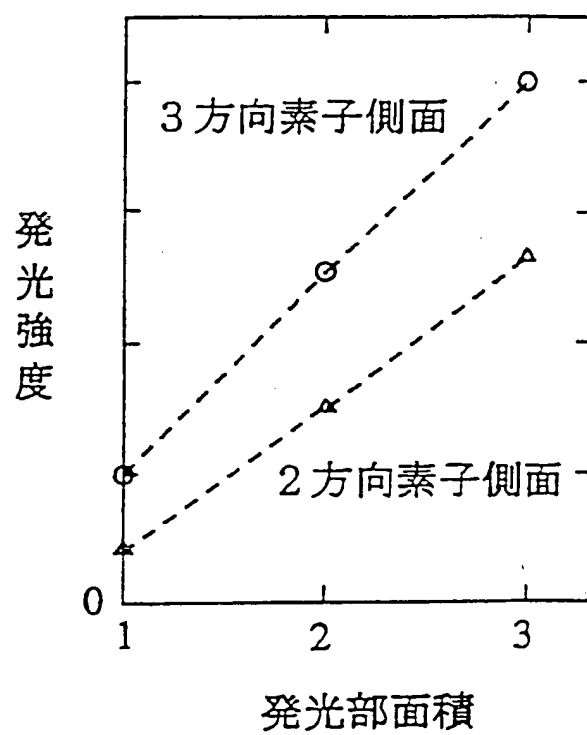


図4

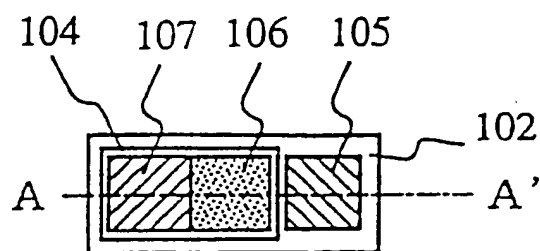


图5(a)

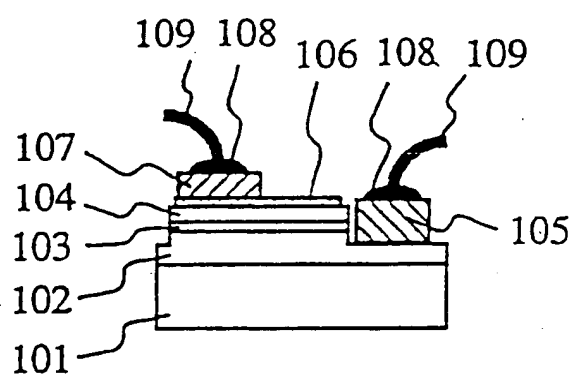


图5(b)

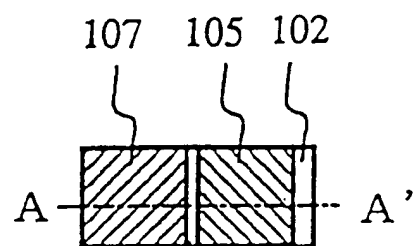


图6(a)

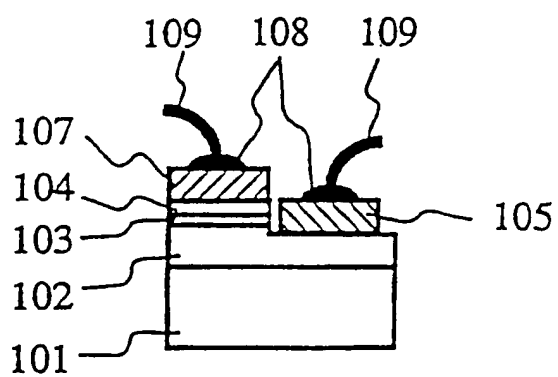


图6(b)

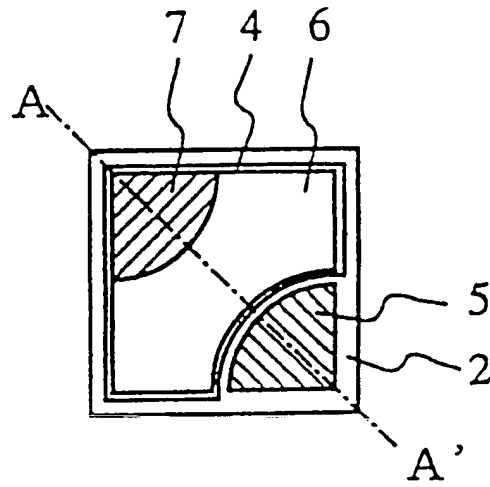


図7(a)

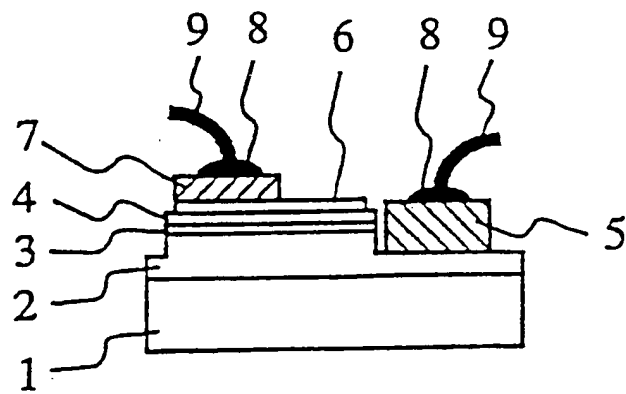


図7(b)

明 細 書

発光素子及びその製造方法

技術分野

本発明は、発光素子及びその製造方法に関する。

5 背景技術

近年、Ga_{0.5}Al_{0.5}N、In_{0.5}Ga_{0.5}Nまたはこれらの混晶に代表される窒化物半導体材料を使用することにより、紫外から可視領域で発光するLED等の半導体発光素子の実現されている。

これらのLEDは、基板として、主に絶縁体であるサファイア基板が用いられている。よって、通常の発光素子とは異なり、素子表面よりpn双方の電極を取る必要があり、そのために種々の構造が提案されてきた。

従来の窒化物半導体材料を用いた発光素子を図7(a)及び(b)に基づいて説明する。

15 図7(a)及び(b)に示した発光素子は、サファイア基板1上に、n-GaN層2、InGa_{0.5}N発光層3、p-GaN層4及びp透明電極6が順次形成されている。n-GaN層2は、その一部の領域において、その上に形成されているInGa_{0.5}N発光層3及びp-GaN層4とともに、表面の一部が除去され
20 ており、その領域上にnボンディング電極5が直接接続されている。また、p透明電極6の一部の領域上にpボンディング電

極 7 が接続されている。さらに、n ボンディング電極 5 及び p ボンディング電極 7 上には、ボール 8 及びボンディングワイヤ 9 が接続されている。

このような、素子表面から p n 双方の電極を取る構造では、
5 基本的に、素子内部において、電流が各半導体層の界面に平行な方向に流れることになる。そのため、p 型層から発光層を通過して n 型層に流れる電流が、均一に発光層の各部を通過することが困難であり、よって、発光部における発光強度分布が大きいものとなりやすかった。

10 この問題を改善するためには、p 電極を発光層 3 のほぼ全面に渡って形成すればよいが、発光層 3 からの発光の取り出しを行うためには、p 電極は、透明な電極を用いなければならず、そのために極薄、例えば膜厚 10 nm 程度の金属膜を使用せざるを得ない。しかし、このような極薄膜にワイヤーボンディング
15 グを行うことは困難である。よって、上記の発光素子においては、p 電極を p 透明電極 6 とし、その一部に十分に厚膜かつ不透明な p ボンディング電極 7 を形成している。

しかしながら、上記発光素子においては、発光を発光素子の上面から取り出せるようにその積層構造を工夫しているが、
20 透明な p ボンディング電極 7 直下での発光は取り出しにくい。つまり、発光層 3 上全面に p 透明電極 6 を設けても、p ボンディング電極 7 直下での発光は p ボンディング電極 7 に遮られて取り出すことができず、発光の取り出し効率の改善にはつながらないという問題点があった。

発明の開示

本発明によれば、基板と、

基板上に形成される少なくとも1層の第1導電型半導体層と、

前記第1導電型半導体層の一部の領域上に形成される少なく

5 とも1層の第2導電型半導体層と、

前記第1導電型半導体層に接続される第1ボンディング電極と、

前記第2導電型半導体層の略全面に接続される第2ボンディングてなり、

10 前記基板が、前記第1導電型半導体層と第2導電型半導体層との接合部近傍より生じる発光に対して透明であり、

前記第2ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、

15 前記第2ボンディング電極周囲の3方向に素子側面が配置されることを特徴とする発光素子が提供される。

また、本発明によれば、基板と、

基板上に形成される少なくとも1層の第1導電型半導体層と、

前記第1導電型半導体層の一部の領域上に形成される少なく

とも1層の第2導電型半導体層と、

20 前記第1導電型半導体層に接続される第1ボンディング電極と、

前記第2導電型半導体層の略全面に接続される第2電極とを備えてなり、

前記基板が、前記第1導電型半導体層と第2導電型半導体層

との接合部近傍より生じる発光に対して透明であり、

前記第 2 電極が、第 2 ボンディング電極と第 2 透明電極とからなり、

前記第 2 ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、

前記第 2 ボンディング電極周囲の 3 方向に素子側面が配置されることを特徴とする発光素子が提供される。

さらに、本発明によれば、基板上に、複数の発光素子を構成する少なくとも 1 層の第 1 導電型半導体層、少なくとも 1 層の第 2 導電型半導体層、第 1 ボンディング電極及び第 2 ボンディング電極を、縦方向及び横方向に複数個形成した後、得られた基板を前記発光素子の一単位ごとに分割することからなり、

前記縦方向において前記第 1 ボンディング電極同士、第 2 ボンディング電極同士が隣接し、横方向において前記第 1 ボンディング電極と第 2 電極とが隣接するように各半導体層及び各電極を配置する発光素子の製造方法が提供される。

図面の簡単な説明

図 1 は、本発明の発光素子で、(a) は概略平面図、(b) は概略断面図である。

図 2 は、本発明の発光素子の製造工程における発光素子のウェハへの配置を示す概略平面図である。

図 3 は、発光効率を比較実験するための発光素子の電極配置を説明するための図である。

図 4 は、図 3 に示した各発光素子の発光強度を示す図である。

図 5 は、本発明の別の発光素子で、(a) は概略平面図、
(b) は概略断面図である。

図 6 は、本発明のさらに別の発光素子で、(a) は概略平面
5 図、(b) は概略断面図である。

図 7 は従来の発光素子で、(a) は概略平面図、(b) は
(a) における A-A' 線の概略断面図である。

発明の実施の形態

本発明の発光素子は、主として、基板上に形成された第 1 導
10 電型半導体層、第 2 導電型半導体層、第 1 ボンディング電極、
第 2 ボンディング電極とからなるか、あるいは基板上に形成さ
れた第 1 導電型半導体層、第 2 導電型半導体層、第 1 ボンディ
ング電極、第 2 電極とからなる。

基板としては、通常発光素子の基板として使用されるもので
15 あれば特に限定されるものではないが、得ようとする発光素子
の発光光に対して透明、つまり発光光の近傍の波長を有する光
の吸収が、透過に対して十分小さいことが必要である。例えば、
シリコン、ゲルマニウム等の半導体基板、SiGe、SiC、
GaP、GaAsP、GaN等の化合物半導体基板、サファイ
20 ヤ、石英、ZnO等の誘電体基板等から、それぞれ発光波長に
応じて選定することができる。

本発明における発光素子における半導体層は、少なくとも 1
つの p n 接合を形成するために、少なくとも 1 層の第 1 導電型

半導体層と第2導電型半導体層とからなる。ここで、第1導電型及び第2導電型という用語は、p、n又はi型のいずれかを示す用語である。

これらの半導体層は、同じ組成の半導体から構成されていて
 5 もよいし、異なる組成の半導体から構成されていてもよい。また、これら半導体層は、基板との間、半導体層間、半導体層と第1ボンディング電極又は第2電極との間に第1、第2導電型、あるいはこれら2種の導電型と異なる導電型の中間層又はバッファ層を介していてもよい。

10 半導体としては、Ⅲ族元素窒化物半導体、つまり、窒化ガリウム系半導体、例えば、 $\text{In}_s\text{Al}_t\text{Ga}_{1-s-t}\text{N}$ ($0 \leq s$, $0 \leq t$, $s+t \leq 1$) 等のほか、 $\text{Al}_s\text{Ga}_{1-s}\text{As}$ ($0 \leq s \leq 1$)、 $\text{Ga}_s\text{As}_{1-s}\text{P}$ ($0 \leq s \leq 1$)、 $\text{In}_s\text{Ga}_{1-s}\text{As}_x\text{P}_{1-x}$ ($0 \leq s \leq 1$, $0 \leq x \leq 1$)、 $\text{In}_s\text{Al}_t\text{Ga}_{1-s-t}\text{P}$ ($0 \leq s$, $0 \leq t$, $s+t \leq 1$)、 $\text{In}_s\text{Al}_t\text{Ga}_{1-s-t}\text{N}_x\text{As}_{1-x}$ ($0 \leq s$, $0 \leq t$, $s+t \leq 1$, $0 \leq x \leq 1$)、 $\text{In}_s\text{Al}_t\text{Ga}_{1-s-t}\text{N}_x\text{P}_{1-x}$ ($0 \leq s$, $0 \leq t$, $s+t \leq 1$, $0 \leq x \leq 1$)、 $\text{Mg}_s\text{Zn}_t\text{Cd}_{1-s-t}\text{S}_x\text{Se}_y\text{Te}_{1-x-y}$ ($0 \leq s$, $0 \leq t$, $s+t \leq 1$, $0 \leq x$, $0 \leq y$, $x+y \leq 1$) 等が挙げられる。なかでも、窒化ガリウム系半導体、特に $\text{In}_s\text{Al}_t\text{Ga}_{1-s-t}\text{N}$ ($0 \leq s$, $0 \leq t$, $s+t \leq 1$) が好ましい。

これらの半導体層は、n型又はp型の不純物、例えば、C、Si、Ge、Sn、Be、Zn、Cd、Hg、Mg、O、S、

Se、Te等の不純物を $1 \times 10^{14} \sim 1 \times 10^{21} \text{ cm}^{-3}$ 程度の濃度で含有していてもよく、不純物を含有していなくてもよい。

半導体層は、公知の方法、例えばMOCVD（有機金属化学気相成長）法、MBE（分子線エピタキシー）法、MOMBE
5 法、GSMBE（ガスソース分子線エピタキシー）法等により形成することができる。また、不純物は、半導体層の形成と同時にドーピングしてもよいし、半導体層形成後、イオン注入や熱拡散法によりドーピングしてもよい。

第1導電型半導体層は、後述する第1ボンディング電極が接
10 続される領域が露出しており、好ましくはその領域の表面層が除去されている。この際の第1ボンディング電極が接続される領域の大きさは、ボンディングに必要な面積を有していればよく、例えば $50 \sim 300 \times 50 \sim 300 \mu\text{m}^2$ 程度、あるいは
1つの発光素子を構成する第1導電型半導体層全体の面積の5
15 $\sim 50\%$ 程度が挙げられる。また、除去された表面層の膜厚は $0.5 \sim 10 \mu\text{m}$ 程度、あるいは第1導電型半導体層全体の膜厚の $10 \sim 70\%$ 程度が挙げられる。

第1導電型半導体層の表面の一部を除去する方法としては、公知の方法を用いることができる。具体的には、一部を除去す
20 る部分のみに開口を有したマスクを使用して、酸性溶液やアルカリ性溶液を使用したウェットエッチング法、あるいは種々のガスを用いたRIE（反応性イオンエッチング）法等が挙げられる。例えば、Ⅲ族窒化物半導体においては、ハロゲン元素を含有したガスによるRIE法が有効であり、具体的には、Cl

2 ガスやSiCl₄ガスを用いることができる。

また、第2導電型半導体層は、第1導電型半導体層の一部の領域上にのみ形成されている。その大きさは、最終的に得ようとする発光素子の発光強度等によって適宜調整することができ
5 るが、例えば、第1導電型半導体層全体の面積の30～90%程度が挙げられる。

第2導電型半導体層は、第1導電型と同様の方法で形成することができる。また、所望の形状に加工する場合には、上述したように、第1導電型半導体層の表面の一部を除去する方法と
10 同様の方法により実現することができる。

なお、これら半導体層は、通常LEDチップ外形が矩形であることから、それぞれ矩形形状で形成されることが好ましい。本願においては「矩形形状」とは、長方形形状のほか、正方形形状、台形状、平行四辺形状をも含み、さらにこれらの一
15 部もしくは全部の角に丸みを帯びるような形状、すなわち半円形状に近い形状、半楕円形状に近い形状等をも含み、LEDチップにおいて、スペースがあまり無駄にならないように、これらが配置できればよい。

本発明の発光素子における第1ボンディング電極は、第1導
20 電型半導体層上に形成される電極であり、通常の導電性材料により形成することができる。例えば、Al、In、Ga、Ni、Ti、Cu、Au、Ag、Cr、Si、W、WN、Pt、Pd、Ta、Sr等が挙げられる。これらの材料は、単層膜又はTi/Au、W/Au等の積層膜として形成してもよい。この際の

膜厚は特に限定されるものではなく、例えば、 $0.5\ \mu\text{m}$ 程度以上、好ましくは $1\ \mu\text{m}$ 程度以上、 μm 程度以下が挙げられる。その大きさは、ボンディングに必要な面積を有していればよく、上述のように、例えば、 $50\sim300\times50\sim300\ \mu\text{m}^2$ 程度が挙げられる。また、その形状は、特に限定されるものではないが、矩形形状が好ましい。

第1ボンディング電極の形成方法は、用いる材料を考慮して適宜選択することができるが、例えばスパッタリング法、真空蒸着法、EB蒸着法、イオンプレーティング法、MBE法、
10 メッキ法、スクリーン印刷法等が挙げられる。

第1ボンディング電極は、通常、外部との電氣的接続を行うためのワイヤが形成されている。また、第1ボンディング電極とワイヤとの接続を強固にするためにボールを形成してもよい。これらワイヤ及びボールは、通常使用される材料を使用するこ
15 とができる。

本発明の発光素子における第2電極は、第2導電型半導体層の略全面上に形成される電極である。

例えば、(1)第2電極が第2導電型半導体層へのボンディングのためのみに形成される場合には、上記と同様の材料、同様の膜厚、同様の方法で形成することができる。この際の第2
20 電極の大きさはボンディングのための実質最小限の面積で形成されることが好ましく、例えば、 $50\sim300\times50\sim300\ \mu\text{m}^2$ 程度、好ましくは $100\sim200\times100\sim200\ \mu\text{m}^2$ 程度、あるいは1つの発光素子を構成する第1導電型半導体

層全体の面積の20～90%程度が挙げられる。この場合の第2電極は矩形形状又は略矩形形状で形成されていることが好ましい。その膜厚は、例えば0.5～10 μ m程度が挙げられる。また、第2電極の周囲の3方向、つまり、第1ボンディング電極に もっとも近い辺に対向する辺と、その辺に隣接する2つの辺との3方の直下又は3方近傍の直下に発光素子の側面が配置するように形成されることが好ましい。

また、(2)第2電極が第2導電型半導体層へのボンディング及び電流注入のために形成されている場合には、第2電極は、第2ボンディング電極と第2透明電極とからなる。この場合の第2ボンディング電極は、上記と同様の材料、同様の膜厚、同様の方法で形成することができる。この際の第2電極の大きさは、上記(1)の場合と同様に、ボンディングのための実質最小限の面積で形成されることが好ましく、例えば、50～300 \times 50～300 μ m²程度、あるいは1つの発光素子を構成する第1導電型半導体層全体の面積の5～60%程度、第2導電型半導体層全体の面積の10～90%程度が挙げられる。また、第2ボンディング電極は矩形形状又は略矩形形状で形成されていることが好ましい。さらに、第2ボンディング電極の周囲の3方向、つまり、第1ボンディング電極に もっとも近い辺に対向する辺と、その辺に隣接する2つの辺との3方の直下又は3方近傍の直下に発光素子の側面が配置するように形成されることが好ましい。

第2透明電極は、第2ボンディング電極と電氣的に接続され

ており、第2ボンディング電極の直下から第2導電型半導体層上のほぼ全面上に形成されていてもよいし、第2ボンディング電極と最小限の接続を確保する以外は第2ボンディング電極とオーバーラップしないように形成してもよい。

- 5 第2透明電極は、発光素子からの発光光を効率よく取り出すことができる電極材料で形成されている。例えば、その発光光の透光率は、30～100%程度であることが好ましい。電極材料としては、例えば、Al、Au、Ni、Pd、Ti、Cr、Ta、Pt、Sr等の金属、SnO₂、ZnO、ITO等の透
- 10 明導電材料等を挙げることができる。これら材料は、単層膜又は積層膜のいずれで形成されていてもよい。その膜厚は、上記材料を使用した場合に適当な透光性を有するように適宜調整することができ、例えば、20nm程度以下、さらに15nm程度以下であることが好ましい。一方、半導体層表面において、
- 15 横方向に電流を均一化するために、透光性電極自身の横方向の抵抗が半導体層に比べて十分に小さいこと必要であるため、2nm程度以上が好ましい。具体的には、Ni/Au、Pd/Pt等の積層膜を使用した場合には、1～10nm/1～10nm程度の範囲が好ましい。また、Ptの単層膜を使用した場合
- 20 には2～20nm程度、さらには2～10nm程度の範囲が好ましい。

第2透明電極の形成方法は、使用する材料により適宜選択することができるが、例えばスパッタリング法、真空蒸着法、EB蒸着法、イオンプレーティング法、MBE法等を挙げること

ができる。

なお、この場合、例えば平面的に見た場合に、ほぼ正方形形状の第1ボンディング電極、第2透明電極及び第2ボンディング電極が一行に並んで配列されていることが好ましい。

- 5 また、上記発光素子の製造方法においては、各発光素子は、個々に形成されるのではなく、複数の発光素子を一括して形成することが好ましい。つまり、基板上に、複数の発光素子を構成する少なくとも1層の第1導電型半導体層、少なくとも1層の第2導電型半導体層、第1ボンディング電極及び第2電極を、
- 10 縦方向及び横方向に複数個形成する。その後、得られた基板を発光素子の一単位、場合によっては2単位以上ごとに分割する。この際、縦方向において第1ボンディング電極同士、第2電極同士が隣接し、横方向において第1ボンディング電極と第2電極とが隣接するように各半導体層及び各電極を配置することが
- 15 好ましい。また、第2電極が第2ボンディング電極と第2透明電極とからなる場合には、横方向において第1ボンディング電極と第2ボンディング電極とが隣接するように配置することが好ましい。

- また、縦方向においては第1ボンディング電極及び第2電極
- 20 が個々に隣接して形成されていてもよいが、複数個の第1ボンディング電極又は複数個の第2電極が一体的に形成されていてもよい。

上記のように一体的に複数個形成した発光素子は、公知の方法、例えば、スクライビング法、ダイシング法、レーザー切断

法等により分割することができる。

- スクライビング法においては、基板を $50 \sim 200 \mu\text{m}$ の厚さ程度に調整してから、ダイヤモンドポイントでウェハをけがき、けがき溝に沿ってウェハをチップに分割する。ダイシング
- 5 法においては、基板を $100 \sim 500 \mu\text{m}$ の厚さ程度に調整してからダイヤモンド砥流を固めた回転刃でウェハを切断し、チップ分割する。レーザー切断法においては、 CO_2 レーザー、エキシマレーザ又は YLF レーザー光を用いることができ、サファイア基板の切断には、波長 248 nm の KrF エキシマ
- 10 レーザを用いてもよい。

以下に、本発明の発光素子及びその製造方法の実施例を図面に基づいて説明するが、本発明はこれらの実施例に限定されるものではない。

実施例 1

- 15 本実施例の青色発光素子を図 1 (a) 及び (b) に示す。この発光素子 100 は、可視光をほとんど吸収せず、この発光素子の発光波長において透明であるサファイア基板 101 上に、n 型 GaN 層 102、InGa_N 発光層 103、p 型 GaN 層 104 が順次、形成されている。n 型 GaN 層 102 は、その
- 20 一部の領域において、その上に形成されている InGa_N 発光層 103 及び p 型 GaN 層 104 とともに、表面の一部が除去されており、その領域上に n ボンディング電極 105 が直接接続されている。また、p 透明電極 106 の一部の領域上に p ボンディング電極 107 が接続されている。さらに、n ボンディ

ング電極 105 及び p ボンディング電極 107 上には、ボール 108 及びボンディングワイヤ 109 が接続されている。

この発光素子 100 は、n ボンディング電極 105、p 透明電極 106 及び p ボンディング電極 107 を、一列に並べるように配置した。なお、図 1 (a) においては、見やすくするために、ボール 108 およびボンディングワイヤ 109 を省略している。

上記発光素子の製造方法を以下に説明する。

まず、膜厚 300 μm のサファイア基板上 101 に、n 型 GaN 層 102、InGa_N 発光層 103、p 型 GaN 層 104 を順次積層する。

その後、フォトリソグラフィー技術とドライエッチング技術を用い、後工程で n ボンディング電極 105 を形成する領域の p 型 GaN 層 104、InGa_N 発光層 103 及び n 型 GaN 層 102 の表面の一部を除去する。

次いで、p 型 GaN 層 104 上に、膜厚 15 nm 程度の Ni/Au 膜による p 透明電極 106 を形成する。この際の p 透明電極 106 の大きさは 150 × 350 μm^2 程度とした。また、n 型 GaN 層 102 上に膜厚 1 μm 程度の Al 膜による n ボンディング電極 105 を形成する。

さらに、p 透明電極 106 上に、膜厚 1 μm 程度の Au 膜からなる p ボンディング電極 107 を形成する。この p ボンディング電極 107 は、極薄金属膜である p 透明電極 106 にワイヤボンディングを行うことが困難なために、特に設けられたも

のである。また、この p ボンディング電極 107 の大きさは、
発光の取り出しを考慮して最小限とすることが必要であり、一
辺 200 μ m の正方形形状とした。

このような工程は、通常、図 2 に示したように、複数個の発
5 光素子を一括して行われる。つまり、各ボンディング電極 10
5、107 は複数個、つながった状態で形成され、後に発光素
子 100 を一単位として分割することにより作製される。

なお、各発光素子 100 に分割する前には、基板 101 上で、
発光素子 100 の特性検査が実施される。これは、p ボンディ
10 ング電極 107 と n ボンディング電極 105 に、プローブを当
て、電流を適宜流して、素子電圧や発光強度等について所望の
特性が得られているかを検査する工程である。本実施例におい
ては、図 2 に示したように、発光素子 100 を 4 単位ずつ各ボ
ンディング電極 105、107 につながるように形成している。
15 よって、4 単位ずつまとめて検査することが可能である。

また、図 2 に示すような配置によれば、プローブを当てるべ
き各ボンディング電極 105、107 が一列に連続して並んで
いるために、検査工程において、プローブをボンディング電極
105、107 に沿って移動させるのみで、例えば、誤って p
20 透明電極 106 を傷つけることなく、また、プローブから p 透
明電極 106 上にゴミ等が落ちることなく検査することができ、
製造歩留まりが向上する。

さらに、図 2 の縦方向には、発光素子の各電極 105、10
6、107 等を構成するためのマスク合わせの厳密性が要求さ

れないので、製造工程が簡略化される。

その後の工程で、図 2 に示される各発光素子は、分割される。分割された各素子は、コレット（真空吸着具）でつかみ挙げられて適宜搬送されるが、その際、素子の両端の部分のみ（p ボンディング電極 107、n ボンディング電極 106 が形成された側の側面）が接触するようなコレットを用いれば、素子の両端を固定するため安定した搬送が可能になり、また、素子の両端には、ボンディング電極しか存在しないので、素子の光取り出し部分が傷つくこともない。これは、n ボンディング電極、p 透明電極、p ボンディング電極が順次一行に配置されることによって、素子の両端にはボンディング電極のみが配置されている本発明の発光素子特有の効果である。

続いて、図 1 に示されていない適当な台座に、各素子が固定され、n ボンディング電極 105 及び p ボンディング電極 107 上にボンディングワイヤ 109 がボンディングされる。この際、ボンディングワイヤ 109 の先端にはボール 108 が形成され、これにより、強固なワイヤボンディングが完成する。

上記発光素子 100 においては、図 1（a）に示したように、正方形形状の p ボンディング電極 107 の周囲 4 方向のうち 3 方向が発光素子 100 の側面となっている。すなわち、3 方向で、発光層 103 及び発光に対して透明な基板 101 の側面が露出している。よって、従来の発光素子では不十分であった p ボンディング電極 107 直下での発光の外部への取り出しが、効率的に行われることとなる。

発光素子における各電極の配置による発光効率への影響を実験した。

つまり、図 3 に示したように、上記実施例のように p ボンディング電極 107 の周囲 3 方向に素子側面を有する発光素子と、従来例に示したように p ボンディング電極の周囲 2 方向に素子側面を有する発光素子とを、発光部面積を種々変化させて形成し、同一の電流密度の電流を注入した場合の発光強度の違いを比較した。

図 3 の左側の列は、p ボンディング電極の周囲 3 方向に素子側面を有する発光素子である。p ボンディング電極の面積を 1 として、発光部の面積（p ボンディング電極および p 透明電極の面積の和）が 1、2、3 である時の、3 通りの素子を表している。例えば、発光部の面積が 1 の素子は、透明電極が形成されていない素子であり、2 の素子は、p ボンディング電極と同面積の透明電極が形成されている素子であることを示している。また、右側の列は、p ボンディング電極の周囲 2 方向に素子側面を有する発光素子である。発光部の面積については、上記と同様である。なお、この実験では、p ボンディング電極の大きさを一辺 200 μm の正方形形状、サファイア基板の厚さを 300 μm に固定した。また、面積 1 あたり 10 mA の電流を注入した。

その結果を図 4 に示す。図 4 は、図 3 に示した各発光素子の発光強度を相対的に示している。

図 4 の結果においては、いずれの発光部面積においても、3

方向に素子側面を有する発光素子の方が、2方向に素子側面を有する発光素子に比較して発光強度が大きかった。

この結果から、p透明電極をpボンディング電極に隣接して設けても、ここからpボンディング電極直下での発光を取り出すことは困難であり、取り出し向上のためには、pボンディング電極の周囲を素子側面とすることが最良であることが明らかになった。なお、このような効果は、基板が発光に対して不透明である発光素子では、顕著に表れなかった。なぜなら、不透明基板を用いた場合には、基板およびその上に積層された半導体層内部で発光の吸収が生じるので、pボンディング電極直下での発光は、ほとんど外部に取り出せないためだと考えられる。しかし、透明基板を用いた場合には、基板の側面が、pボンディング電極の周囲にあれば、pボンディング電極直下での発光を、基板側面を通じて取り出すことが可能になる。

15 なお、図4の結果は、基板の厚さが60～400 μm の範囲ではほとんど変化せず、また、pボンディング電極の適切な大きさ範囲100～200 \times 100～200 μm^2 でもほとんど変化しなかった。

また、pボンディング電極の大きさは小さいほうが望ましいが、ボンディングに必要な面積は確保する必要がある。また、発光部の大きさは、注入電流密度が過大にならないように適切に設定される必要がある。なぜなら、注入電流密度が過大であると、発熱により発光効率が低下したり、素子寿命に悪影響を与えるからである。よって、発光部を覆うように形成されるp

電極のうち、ボンディングに必要な最小限の面積を p ボンディング電極とし、それ以外の面積を p 透明電極として適切な発光部面積を確保するようにした。また、p 透明電極は、p ボンディング電極の一辺にのみ隣接して設け、p ボンディング電極直下での発光の取りだしを妨害しないように配置した。

このように、本実施例 1 の発光素子によれば、p ボンディング電極の面積を必要最小限にし、3 方向を素子側面とすることで、p ボンディング電極直下の発光を効率的に素子外部に取り出すことができ、素子の発光効率が従来と比較して向上する。

10 また、本実施例では、各半導体層にⅢ族元素窒化物半導体を用いたので、可視領域で発光する良好な特性の発光素子が得られた。

さらに、図 2 において、発光素子を 2 単位ごとに、つまり 110 で示したように発光素子を切り出せば、通常の 2 倍の発光面積を有する発光素子を得ることができる。

このように、本実施例の発光素子の製造方法によれば、一つの基板から、異なる発光面積を有する発光素子を、製造工程の一部を変更するのみで得ることができることとなる。

実施例 2

20 本実施例の緑色発光素子を図 5 (a) 及び (b) に示す。この発光素子は、p ボンディング電極 107 が、素子側面から 30 μ m 程度内側に入って形成されている以外は実質的に実施例 1 と同様である。

なお、この実施例においては、サファイア基板 101 の厚さ

を $100\mu\text{m}$ 、p 透明電極 106 の大きさを $100 \times 200\mu\text{m}$ の長方形形状、p ボンディング電極 107 の大きさを一辺 $100\mu\text{m}$ の正方形形状とした。

このような構成の発光素子においても、p ボンディング電極 107 直下の発光を、実施例 1 と同様に、が素子側面から効率よく取り出すことができる。つまり、従来と比較して発光効率の良い、可視領域で発光する発光素子が得られた。

実施例 3

本実施例の黄緑色発光素子を図 6 (a) 及び (b) に示す。

10 この発光素子は、p 透明電極を省略した以外は実質的に実施例 1 と同様である。

なお、この実施例においては、サファイア基板 101 の厚さを $200\mu\text{m}$ 、p ボンディング電極 107 の大きさを一辺 $150\mu\text{m}$ の正方形形状とした。

15 このような構成の発光素子においては、発光面積が小さくなるため、高電流において発光効率低下等の特性の劣化が問題となるが、その一方で低出力動作を目的とした LED 素子においては低電流で用いることができるため、図 6 (a) 及び (b) に示したような簡易形態でも、十分使用することができる。

20 従って、この発光素子においても、p ボンディング電極 107 直下の発光が素子側面から有効に取り出されるので、特に低出力動作を目的とした十分な特性をもつ発光素子が得られた。

本発明の発光素子によれば、従来有効に用いられていなかった

た第 2 電極直下での発光を、素子側面から最大限に取り出すことができ、発光の取り出し効率を向上させることができる。

また、本発明の発光素子の各半導体層及び電極を適切な形状で配置することにより、簡便かつ容易に製造することが可能と

5 なる。

請求の範囲

1. 基板と、

基板上に形成される少なくとも1層の第1導電型半導体層と、

前記第1導電型半導体層の一部の領域上に形成される少なく

5 とも1層の第2導電型半導体層と、

前記第1導電型半導体層に接続される第1ボンディング電極と、

前記第2導電型半導体層の略全面に接続される第2ボンディング電極となり、

10 前記基板が、前記第1導電型半導体層と第2導電型半導体層との接合部近傍より生じる発光に対して透明であり、

前記第2ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、

15 前記第2ボンディング電極周囲の3方向に素子側面が配置されることを特徴とする発光素子。

2. 基板と、

基板上に形成される少なくとも1層の第1導電型半導体層と、

前記第1導電型半導体層の一部の領域上に形成される少なくとも1層の第2導電型半導体層と、

20 前記第1導電型半導体層に接続される第1ボンディング電極と、

前記第2導電型半導体層の略全面に接続される第2電極とを

備えてなり、

前記基板が、前記第1導電型半導体層と第2導電型半導体層との接合部近傍より生じる発光に対して透明であり、

前記第2電極が、第2ボンディング電極と第2透明電極とからなり、

前記第2ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、

前記第2ボンディング電極周囲の3方向に素子側面が配置されることを特徴とする発光素子。

10 3. 第1ボンディング電極、第2透明電極及び第2ボンディング電極が一行に並んで配置されている請求項2に記載の発光素子。

4. 第1導電型半導体層及び第2導電型半導体層が、Ⅲ族元素窒化物半導体からなる請求項1～3のいずれか1つに記載の発
15 光素子。

5. 基板上に、複数の発光素子を構成する少なくとも1層の第1導電型半導体層、少なくとも1層の第2導電型半導体層、第1ボンディング電極及び第2ボンディング電極を、縦方向及び横方向に複数個形成した後、得られた基板を前記発光素子の一
20 単位ごとに分割することからなり、

前記縦方向において前記第1ボンディング電極同士、第2ボ

ンディング電極同士が隣接し、横方向において前記第 1 ボンディング電極と第 2 電極とが隣接するように各半導体層及び各電極を配置することを特徴とする発光素子の製造方法。

補正書の請求の範囲

[1998年8月27日(27.08.98)国際事務局受理:出願当初の請求の範囲1-5は新しい請求の範囲1-7に置き換えられた。(3頁)]

1. (補正後)基板と、

基板上に形成される少なくとも1層の第1導電型半導体層と
前記第1導電型半導体層の一部の領域上に形成される少なくとも1層の第2導電型半導体層と、

前記第1導電型半導体層に接続される第1ボンディング電極と、

前記第2導電型半導体層の略全面に接続される第2ボンディングを備えてなり、

前記基板が、前記第1導電型半導体層と第2導電型半導体層との接合部近傍より生じる発光に対して透明であり、

前記第2ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、

前記第2ボンディング電極周囲の3方向に素子側面が配置されることを特徴とする発光素子。

2. (追加)外形が略矩形形状であり、かつ第2ボンディング電極周囲の3方向に配置される素子側面が、第2ボンディング電極周囲の3方の直下又は3方近傍の直下に配置されてなる請求項1記載の発光素子。

3. (補正後)基板と、

基板上に形成される少なくとも1層の第1導電型半導体層と

前記第 1 導電型半導体層の一部の領域上に形成される少なくとも 1 層の第 2 導電型半導体層と、

前記第 1 導電型半導体層に接続される第 1 ボンディング電極と、

前記第 2 導電型半導体層の略全面に接続される第 2 電極とを備えてなり、

前記基板が、前記第 1 導電型半導体層と第 2 導電型半導体層との接合部近傍より生じる発光に対して透明であり、

前記第 2 電極が、第 2 ボンディング電極と第 2 透明電極とからなり、

前記第 2 ボンディング電極が、略矩形形状で、かつボンディングのための実質最小限の面積で形成されており、さらに、

前記第 2 ボンディング電極周囲の 3 方向に素子側面が配置されることを特徴とする発光素子。

4. (追加) 外形が略矩形形状であり、かつ第 2 ボンディング電極周囲の 3 方向に配置される素子側面が、第 2 ボンディング電極周囲の 3 方の直下又は 3 方近傍の直下に配置されてなる請求項 3 記載の発光素子。

5. (補正後) 第 1 ボンディング電極、第 2 透明電極及び第 2 ボンディング電極が一行に並んで配置されている請求項 3 又は 4 に記載の発光素子。

6. (補正後) 第1導電型半導体層及び第2導電型半導体層が、Ⅲ族元素窒化物半導体からなる請求項1～5のいずれか1つに記載の発光素子。

7. (補正後) 基板上に、複数の発光素子を構成する少なくとも1層の第1導電型半導体層、少なくとも1層の第2導電型半導体層、第1ボンディング電極及び第2ボンディング電極を、縦方向及び横方向に複数個形成した後、得られた基板を前記発光素子の一単位ごとに分割することからなり、

前記縦方向において前記第1ボンディング電極同士、第2ボンディング電極同士が隣接し、横方向において前記第1ボンディング電極と第2電極とが隣接するように各半導体層及び各電極を配置することを特徴とする発光素子の製造方法。

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/01355

| A. CLASSIFICATION OF SUBJECT MATTER Int.Cl ⁶ H01L33/00 | | |
|---|---|--|
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) Int.Cl ⁶ H01L33/00 | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-1998 Kokai Jitsuyo Shinan Koho 1971-1998 Jitsuyo Shinan Toroku Koho 1996-1998 | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| Y | JP, 07-288340, A (Mitsubishi Cable Industries, Ltd.), October 31, 1995 (31. 10. 95), Fig. 2 (Family: none) | 1-4 |
| Y | JP, 09-064418, A (Fujitsu Ltd.), March 7, 1997 (07. 03. 97), Fig. 3 (Family: none) | 1-4 |
| A | JP, 09-064477, A (Toshiba Corp.), March 7, 1997 (07. 03. 97), Full text (Family: none) | 1-4 |
| A | JP, 08-250769, A (Toyoda Gosei Co., Ltd.), September 27, 1996 (27. 09. 96), Par. No. [0002] ; Fig. 5 (Family: none) | 2-4 |
| A | JP, 08-102550, A (Rohm Co., Ltd.), April 16, 1996 (16. 04. 96), Full text (Family: none) | 1-4 |
| <input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search June 18, 1998 (18. 06. 98) | | Date of mailing of the international search report June 30, 1998 (30. 06. 98) |
| Name and mailing address of the ISA/ Japanese Patent Office | | Authorized officer |
| Facsimile No. | | Telephone No. |

国際調査報告

国際出願番号 PCT/J P 98/01355

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl[°] H01L33/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl[°] H01L33/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-1998年
 日本国登録実用新案公報 1994-1998年
 日本国実用新案登録公報 1996-1998年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
|-----------------|--|------------------|
| Y | J P, 07-288340, A (三菱電線工業株式会社), 31. 10月. 1995 (31. 10. 95), 第2図 (ファミリーなし) | 1-4 |
| Y | J P, 09-064418, A (富士通株式会社), 07. 3月. 1997 (07. 03. 97), 第3図 (ファミリーなし) | 1-4 |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」先行文献ではあるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

18. 06. 98

国際調査報告の発送日

30.06.98

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

吉野 三寛 印

2 K

9010

電話番号 03-3581-1101 内線 3255

| C (続き). 関連すると認められる文献 | | |
|----------------------|--|------------------|
| 引用文献の カテゴリ* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求の範囲の番号 |
| A | JP, 09-064477, A (株式会社東芝), 07. 3月. 1997 (07. 03. 97), 全文 (ファミリーなし) | 1-4 |
| A | JP, 08-250769, A (豊田合成株式会社), 27. 9月. 1996 (27. 09. 96), 段落番号【0002】, 第5図 (ファミリーなし) | 2-4 |
| A | JP, 08-102550, A (ローム株式会社), 16. 4月. 1996 (16. 04. 96), 全文 (ファミリーなし) | 1-4 |